



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭56—164556

⑪ Int. Cl.³
H 01 L 21/92

識別記号

庁内整理番号
7638—5F

⑬ 公開 昭和56年(1981)12月17日

発明の数 1
審査請求 未請求

(全 4 頁)

⑭ 半導体装置の製造方法

①特 願 昭55—67151

②出 願 昭55(1980)5月22日

⑦発 明 者 向井信夫

川崎市幸区小向東芝町1東京芝
浦電気株式会社総合研究所内

⑧発 明 者 横川俊次

川崎市幸区小向東芝町1東京芝
浦電気株式会社総合研究所内

⑨出 願 人 東京芝浦電気株式会社

川崎市幸区堀川町72番地

⑩代 理 人 弁理士 則近憲佑 外1名

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

半導体装置の配線上に形成したパッシベーション膜に外部引出し用の開孔を設けて、前記開孔部にメッキ法により突出電極を形成する半導体装置の製造方法において、配線を覆うパッシベーション膜を無機ガラス膜により形成し、外部引出し用の開孔を設ける工程と、メッキ電極用金属膜を蒸着法で形成した後、未硬化のポリイミド系樹脂液を塗布し、加熱硬化させてポリイミド系樹脂膜を形成する工程と、前記ポリイミド系樹脂膜上に、前記パッシベーション膜の開孔部より小さい開孔を有するフォトレジストパターンを形成する工程と、このフォトレジストパターンをマスクとして露出する前記ポリイミド系樹脂膜をエッチングする工程と、前記フォトレジストを除去し、電気メッキ法により突出電極を形成した後、前記ポリイミド系樹脂膜が電極部よりも周囲に延

在する様に写真食刻法により加工する工程と、このポリイミド系樹脂膜をマスクとして露出する前記メッキ電極用金属膜をエッチング除去する工程とを具備してなる半導体装置の製造方法。

3. 発明の詳細な説明

本発明は半導体装置の突出電極形成方法に関する。

従来、半導体装置の突出電極形成方法は、第1図に示す様に、半導体装置の配線上に無機ガラスをパッシベーション膜として使用し、外部引出し用の開孔を設けて、前記開孔部に電気メッキ法により突出電極を形成し、半導体装置を差っていたが、この様な従来のパッシベーション構造による突出電極にボンディングすると、ボンディングの荷重、熱等により突出電極直下のパッシベーション膜にクラックが生じ、このパッシベーション膜に発生したクラック部分から水分が侵入し、配線を腐食させ、その結果配線による機能喪失を来していた。

そこで上記欠点の改善策として第2図に示す様

prior art

な方法が考案された。

この方法は半導体基板(1)上に熱酸化膜(2)を形成し、その上にAl配線(3)を形成し、さらに配線保護膜としてPSG膜を形成し、写真食刻法により一部を開孔しAl膜の一部を端子として露出する。

次に全面に未硬化のポリイミド系樹脂液を塗布し、加熱硬化させ、写真食刻法により一部を開孔してAl端子部を露出する。

次いでメッキ電極用金属、例えばCr(5)、Cr(6)を蒸着し、写真食刻法により突出電極形成以外の部分にフォトレジスト膜を形成し、電気メッキ法によりAuの突出電極(7)を形成した後、フォトレジスト膜を除去し、前記突出電極(7)をマスクとしてCu、Crを選択的にエッチングして、前記メッキ電極用金属の不要部を除去していた。

しかし上記方法では、ボンディングの荷重、熱等による突出電極下のパッシベーション膜に発生するクラックは防止できるが、メッキ電極用金属Cu、Crを適当なエッチャント、例えばCuを塩化第二鉄水溶液、Crを硝酸第二セリウムアンモニ

ウム水溶液でエッチングする工程において、Auは前記エッチャントに侵されないが、AuとCuの接触部がエッチャントにふれる部分において、サイドエッチが進行し、Auの突出電極下のCuまで侵され、突出電極の付着力が低下するという問題がある。

本発明は上記問題点を解決するために工夫されたもので、突出電極を有する半導体装置において、ボンディングの荷重、熱等によるパッシベーション膜に発生するクラックを防止すると共に、突出電極の付着力を向上させた半導体装置を提供することが目的である。

すなわち、本発明の方法は、配線を覆うパッシベーション膜を形成し外部引出し用の開孔を設け、このパッシベーション膜上にメッキ電極用金属膜を形成した後更にポリイミド系樹脂膜を形成する。

次いで熱硬化性樹脂膜であるポリイミド系樹脂膜上にフォトレジストパターンを形成し、露出するポリイミド系樹脂をエッチングして、電気メッキ法により突出電極を形成する。

かかる後、ポリイミド系樹脂膜が配線部の電極端子よりも延在する様に加工し、このポリイミド系樹脂膜をマスクとして、メッキ電極用金属をエッチング除去するものである。

次に本発明の実施例を図(a)~(d)を参照して説明する。

実施例

a)半導体基板(1)上に熱酸化膜(2)を形成し、その上にAl配線(3)を形成し、更に、パッシベーション膜としてPSG膜(4)を形成し写真食刻法により外部引出し用の開孔を設ける。

b)真空蒸着法によりメッキ電極用下地例えばCr膜(5)及びCu膜(6)を連続して形成する。

c)半導体基板全面に未硬化のポリイミド系樹脂液(東レ製商品名:高純度トレニース)を回転塗布し、350°で60分間加熱処理して硬化させ、ポリイミド樹脂膜(8)を形成した後、この樹脂膜上にフォトレジスト(東京応化製商品名:GMR-83)を塗布し、写真食刻法により、パッシベーション膜の外部引出し用の開孔部より小さいフォトレジ

ストパターン(9)を形成する。

d)フォトレジストパターン(9)をマスクとして露出するポリイミド樹脂膜を希水ヒドラジンでエッチングした後フォトレジストを除去する。

e)電気メッキ法によりAuパンプ(7)を形成する。

f)写真食刻法により、ポリイミド樹脂膜が配線部の電極端子よりも延在する様にフォトレジストパターン(9)を形成する。

g)フォトレジストパターン(9)をマスクとして露出するポリイミド樹脂膜を希水ヒドラジンでエッチングし、メッキ電極用金属Cu(6)、Cr(5)を適当なエッチャント、例えばCuを塩化第二鉄水溶液で、Crを硝酸第二セリウムアンモニウム水溶液でエッチングした後フォトレジストを除去し、突出電極を形成する。

この様にして得られた半導体装置の突出電極直下のパッシベーション膜はポリイミド樹脂膜、Cu-Cr膜及びPSG膜の3層構造になっているので、ボンディング時の荷重はポリイミド樹脂膜により緩和され、PSG膜には力が余り加わらないので、

ベッシンション膜 (PSG) にクラックが発生しない。

更にポリイミド樹脂膜を配線部の電極端子よりも延在する様に加工するので、メッキ電極用金属のエッチングの際に、突出電極下の Cu は侵されることがないので突出電極の付着力が向上し、信頼性の高い半導体装置を製造することができた。

以上実施例では、メッキ電極用金属として Cr/Cu 膜について述べたが、メッキ電極用金属として使用できる導電性の金属であれば、本発明の効果を有効に活用できる。

4. 図面の簡単な説明

第1図及び第2図は、従来法による半導体装置の形態を示す断面図、第3図(a)~(e)は本発明の突

施例における製造工程を示す断面図である。

- 1...半導体基板、
- 2...熱酸化膜、
- 3...Al配線、
- 4...PSG膜、

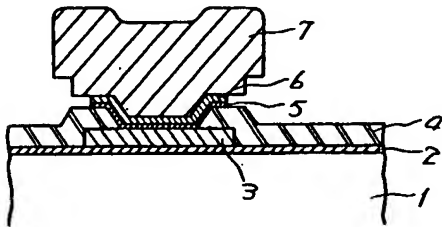
- 5...Cr層、
- 6...Cu層、
- 7...突出電極、
- 8...ポリイミド系樹脂膜、
- 9,10...レジストパターン。

Cu is not connected

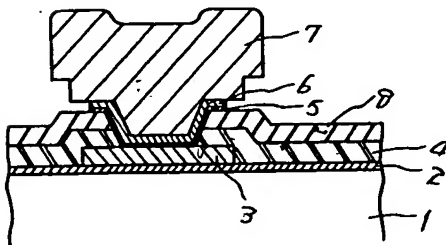
代理人 弁理士 則 近 意 佑
(ほか1名)

← prior art semiconductor device
(2) x (1)

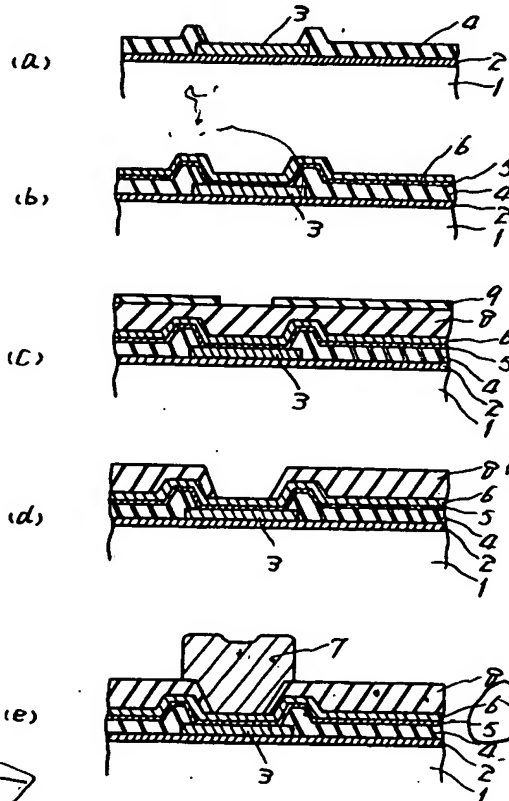
第1図

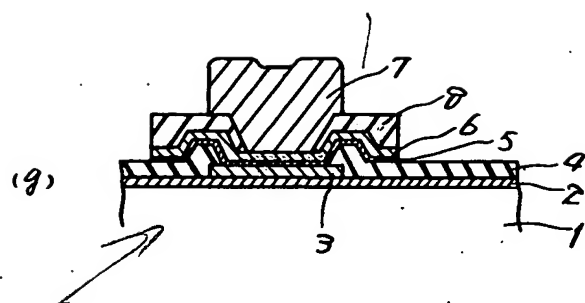
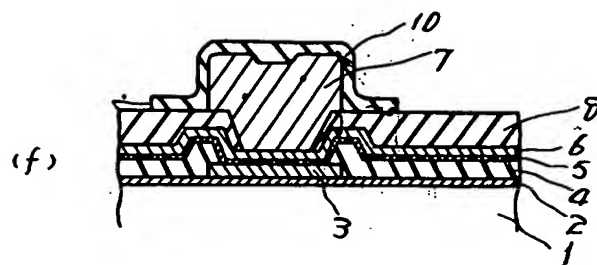


第2図



第3図





PAT-NO: JP356164556A

DOCUMENT-IDENTIFIER: JP 56164556 A

TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE

PUBN-DATE: December 17, 1981

INVENTOR-INFORMATION:

NAME

MUKAI, NOBUO

YOKOGAWA, SHUNJI

ASSIGNEE-INFORMATION:

NAME

TOSHIBA CORP

COUNTRY

N/A

APPL-NO: JP55067151

APPL-DATE: May 22, 1980

INT-CL (IPC): H01L021/92

US-CL-CURRENT: 257/737, 257/766, 438/699

ABSTRACT:

PURPOSE: To prevent occurrence of crack and improve adhesiveness of an electrode, in a process of forming a bump electrode on a wiring by plating, by using a polyimide type resin film for a buffer film as an etching mask for a substrate metal.

CONSTITUTION: An aluminum wiring 3 is formed on a thermal oxide film 2 provided on a substrate 1, and after piling a PSG film 4 on the wiring 3 and providing an opening, a Cr film 5 and a Cu film 6 are evaporated continuously as a plating foundation metal. And then, after a polyimide type resin film 8 is rotatably coated and thermally hardened, the resin film 8 is etched by a resist mask whose opening is made smaller than an opening of the PSG film 4. And then, after an Au plating layer 7 is formed, a resist mask is formed in such a manner as to be extended as far as outside of the wiring 3, and by removing the resin film 8, the Cu film 6 and the Cr film 5 by etching them in turn using the resist mask as a mask, formation of a bump electrode is completed. As it is possible, by doing so, to prevent occurrence of crack on

the PSG film 4 and minimize side etch of the substrate metal, it is possible to increase adhesiveness of the bump electrode and improve its reliability.

COPYRIGHT: (C)1981,JPO&Japio

PAT-NO: JP356164556A

DOCUMENT-IDENTIFIER: JP 56164556 A

TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE

PUBN-DATE: December 17, 1981

INVENTOR-INFORMATION:

NAME

MUKAI, NOBUO

YOKOGAWA, SHUNJI

ASSIGNEE-INFORMATION:

NAME

TOSHIBA CORP

COUNTRY

N/A

APPL-NO: JP55067151

APPL-DATE: May 22, 1980

INT-CL (IPC): H01L021/92

US-CL-CURRENT: 257/737, 257/766, 438/699

ABSTRACT:

PURPOSE: To prevent occurrence of crack and improve adhesiveness of an electrode, in a process of forming a bump electrode on a wiring by plating, by using a polyimide type resin film for a buffer film as an etching mask for a substrate metal.

CONSTITUTION: An aluminum wiring 3 is formed on a thermal oxide film 2 provided on a substrate 1, and after piling a PSG film 4 on the wiring 3 and providing an opening, a Cr film 5 and a Cu film 6 are evaporated continuously as a plating-foundation metal. And then, after a polyimide type resin film 8 is rotatably coated and thermally hardened, the resin film 8 is etched by a resist mask whose opening is made smaller than an opening of the PSG film 4. And then, after an Au plating layer 7 is formed, a resist mask is formed in such a manner as to be extended as far as outside of the wiring 3, and by removing the resin film 8, the Cu film 6 and the Cr film 5 by etching them in turn using the resist mask as a mask, formation of a bump electrode is completed. As it is possible, by doing so, to prevent occurrence of crack on

the PSG film 4 and minimize side etch of the substrate metal, it is possible to increase adhesiveness of the bump electrode and improve its reliability.

COPYRIGHT: (C)1981,JPO&Japio

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.